

Ulrich Hilleringmann

Silizium-Halbleitertechnologie

Ulrich Hilleringmann

Silizium- Halbleitertechnologie

3. überarbeitete und ergänzte Auflage

Mit 157 Abbildungen und 35 Übungsaufgaben



Teubner

B. G. Teubner Stuttgart · Leipzig · Wiesbaden

Die Deutsche Bibliothek – CIP-Einheitsaufnahme
Ein Titeldatensatz für diese Publikation ist bei
der Deutschen Bibliothek erhältlich.

Prof. Dr.-Ing. Ulrich Hilleringmann ist Leiter des Fachgebietes Sensorik an der Universität Paderborn und lehrt Halbleitertechnologie, Messtechnik, Sensorik und Prozessmesstechnik.

1. Auflage 1996
2. Auflage 1999
- 3., überarbeitete und ergänzte Auflage Juli 2002

Alle Rechte vorbehalten
© B. G. Teubner Stuttgart/Leipzig/Wiesbaden, 2002

Der Teubner Verlag ist ein Unternehmen der Fachverlagsgruppe BertelsmannSpringer.
www.teubner.de



Das Werk einschließlich aller seiner Teile ist urheberrechtlich geschützt. Jede Verwertung außerhalb der engen Grenzen des Urheberrechtsgesetzes ist ohne Zustimmung des Verlags unzulässig und strafbar. Das gilt insbesondere für Vervielfältigungen, Übersetzungen, Mikroverfilmungen und die Einspeicherung und Verarbeitung in elektronischen Systemen.

Die Wiedergabe von Gebrauchsnamen, Handelsnamen, Warenbezeichnungen usw. in diesem Werk berechtigt auch ohne besondere Kennzeichnung nicht zu der Annahme, dass solche Namen im Sinne der Waren- und Markenschutz-Gesetzgebung als frei zu betrachten wären und daher von jedermann benutzt werden dürften.

Umschlaggestaltung: Ulrike Weigel, www.CorporateDesignGroup.de

Gedruckt auf säurefreiem und chlorfrei gebleichtem Papier.

ISBN 978-3-519-20149-6 ISBN 978-3-322-94119-0 (eBook)

DOI 10.1007/978-3-322-94119-0

Vorwort

Das vorliegende Studienskript "Silizium-Halbleitertechnologie" ist aus der Vorlesung "Halbleitertechnologie" entstanden, die seit dem Wintersemester 1989/90 an der Universität Dortmund und seit 1999 auch an der Universität Paderborn gelesen wird. Um die rasante Entwicklung der Prozesstechnik berücksichtigen zu können, ist der Inhalt der inzwischen auf zwei Semester ausgedehnten Vorlesung um fortschrittliche Integrationstechniken erweitert worden.

Ziel dieses Buches ist es, den Studenten der Elektrotechnik, Informatik, Physik, aber auch den Schaltungstechnikern und den Ingenieuren in der Prozesstechnik sowie den Auszubildenden in den Zweigen der Mikrotechnologie, die Realisierung und den Aufbau integrierter Schaltungen zu veranschaulichen. Es umfasst die Kristallherstellung, die verschiedenen Prozessschritte der Planartechnik einschließlich der CMOS-Prozessführung und die Montagetechniken für integrierte Schaltungen. Die Übungsaufgaben sollen zur Überprüfung des Verständnisses dienen und gleichzeitig dazu beitragen, die Größenordnungen der verwendeten Parameter abschätzen zu können.

Ergänzend zu den grundlegenden Verfahren der Mikroelektronik sind wichtige weiterführende Integrationstechniken berücksichtigt worden, um dem interessierten Leser die Verfahren der Höchstintegration verständlich darlegen zu können. Neben den seit Jahren zur Verfügung stehenden Basisprozessen sind heute durch die Einführung neuer Materialien veränderte Arbeitsschritte erforderlich geworden.

Zum Beispiel hat die Metallisierung mit Aluminium die Grenzen einer sinnvollen Skalierung erreicht. Hier hat sich in modernen Prozessen das Element Kupfer durchgesetzt. Es ermöglicht - insbesondere in Verbindung mit neuartigen Dielektrika ($\epsilon < 4$) - höchste Schaltgeschwindigkeiten für die Spitzenprodukte der Mikroelektronik, erfordert aber eine spezielle Strukturierungstechnik. Die Lithografie wird bislang noch von den optischen Verfahren dominiert, jedoch sind die Grenzen dieser Techniken trotz weitreichender Optimierungen absehbar.

Auch in der Skalierung der aktiven Elemente werden Schranken erkennbar. Bei weniger als 1000 Dotierstoffatomen unterhalb der Gateelektrode eines Transistors wachsen statistische Effekte dramatisch an. Eine Gegenmaßnahme kann der Einsatz neuer Materialien für die Gateelektrode sein, deren Austrittsarbeit in der Mitte der Bandlücke des Siliziums liegen muss.

Eigene Erfahrungen aus der CMOS-Technologielinie des Lehrstuhls Bauelemente der Elektrotechnik / Arbeitsgebiets Mikroelektronik der Universität Dortmund sowie der Mikrotechnologie des Fachgebiets Sensorik an der Universität Paderborn runden den Inhalt des Buches ab.

Aufgrund der Vielzahl zukünftiger Herausforderungen in der Halbleitertechnologie wurde die vorliegende dritte Auflage des Buchs überarbeitet und in einigen Teilen um neue Techniken erweitert. Damit entspricht der Inhalt auch in den kommenden Jahren dem Stand der Technik.

An dieser Stelle möchte ich Herrn Prof. K. Schumacher für die gewissenhafte Ausarbeitung der ersten Unterlagen zur Vorlesung "Halbleitertechnologie" danken, die als Grundlage zur ersten Auflage dieses Buchs dienten. Herrn Prof. K. Goser danke ich für die langjährige Unterstützung meiner Arbeiten in Dortmund, die in wesentlichen Teilen zum Erfolg des Buchs beigetragen haben.

Für die Durchsicht der Druckvorlagen danke ich Herrn Dr.-Ing. John T. Horstmann sowie den Herren Dipl.-phys. Ralf Otterbach und Dipl.-phys. Christoph Pannemann. Ganz herzlich danke ich meiner Familie für ihre Unterstützung während der zeitintensiven Ausarbeitung der Unterlagen.

Ulrich Hilleringmann

Paderborn, im Mai 2002

Inhaltsverzeichnis

1 Einleitung	1
1.1 Aufgabe	3
2 Herstellung von Siliziumscheiben	4
2.1 Silizium als Basismaterial	4
2.2 Herstellung und Reinigung des Rohmaterials	7
2.2.1 Herstellung von technischem Silizium	7
2.2.2 Chemische Reinigung des technischen Siliziums	7
2.2.3 Zonenreinigung	9
2.3 Herstellung von Einkristallen	10
2.3.1 Die Kristallstruktur	10
2.3.2 Kristallziehverfahren nach Czochralski	12
2.3.3 Tiegelfreies Zonenziehen	14
2.3.4 Kristallfehler	16
2.4 Kristallbearbeitung	17
2.4.1 Sägen	18
2.4.2 Oberflächenbehandlung	19
2.4.2.1 Längen	19
2.4.2.2 Scheibenrand abrunden	20
2.4.2.3 Ätzen	21
2.4.2.4 Polieren	21
2.5 Aufgaben zur Scheibenherstellung	22
3 Oxidation des Siliziums	23
3.1 Die thermische Oxidation von Silizium	24
3.1.1 Trockene Oxidation	25
3.1.2 Nasse Oxidation	25
3.1.3 H ₂ O ₂ -Verbrennung	27
3.2 Modellierung der Oxidation	28

3.3 Die Grenzfläche SiO ₂ /Silizium	29
3.4 Segregation	31
3.5 Abscheideverfahren für Oxid	33
3.5.1 Die Silan Pyrolyse	33
3.5.2 Die TEOS-Oxidabscheidung	34
3.6 Aufgaben zur Oxidation des Siliziums	35
4 Lithografie	36
4.1 Maskentechnik	37
4.1.1 Pattern-Generator und Step- und-Repeat-Belichtung	38
4.1.2 Direktschreiben der Maske mit dem Elektronenstrahl	38
4.1.3 Maskentechniken für höchste Auflösungen	39
4.2 Belackung	40
4.2.1 Aufbau der Fotolacke	40
4.2.2 Aufbringen der Lackschichten	41
4.3 Belichtungsverfahren	43
4.3.1 Optische Lithografie (Fotolithografie)	43
4.3.1.1 Kontaktbelichtung	43
4.3.1.2 Abstandsbelichtung (Proximity)	44
4.3.1.3 Projektionsbelichtung	45
4.3.1.4 Verkleinernde Projektionsbelichtung	47
4.3.2 Elektronenstrahl-Lithografie	49
4.3.3 Röntgenstrahl-Lithografie	51
4.3.4 Weitere Verfahren zur Strukturierung	53
4.4 Lackbearbeitung	54
4.4.1 Entwickeln und Härten des Lackes	54
4.4.2 Linienweitenkontrolle	56
4.4.3 Ablösen der Lackmaske	57
4.5 Aufgaben zur Lithografiertechnik	59

5 Ätztechnik	60
5.1 Nasschemisches Ätzen	61
5.1.1 Tauchätzung	62
5.1.2 Sprühätzung	62
5.1.3 Ätzlösungen für die nasschemische Strukturierung	63
5.1.3.1 Isotrop wirkende Ätzlösungen	63
5.1.3.2 Anisotrope Siliziumätzung	64
5.2 Trockenätzen	66
5.2.1 Plasmaätzen (PE)	67
5.2.2 Reaktives Ionenätzen (RIE)	69
5.2.2.1 Prozessparameter des reaktiven Ionenätzens	70
5.2.2.2 Reaktionsgase	73
5.2.3 Ionenstrahlätzen	77
5.2.4 Trockenätzverfahren für hohe Ätzraten	78
5.3 Endpunktdetektion	79
5.3.1 Visuelle Kontrolle	80
5.3.2 Ellipsometrie	80
5.3.3 Spektroskopie	81
5.3.4 Interferometrie	81
5.3.5 Massenspektrometrie	82
5.4 Aufgaben zur Ätztechnik	82
6 Dotiertechniken	84
6.1 Legierung	85
6.2 Diffusion	87
6.2.1 Fick'sche Gesetze	88
6.2.1.1 Die Diffusion aus unerschöpflicher Quelle	89
6.2.1.2 Die Diffusion aus erschöpflicher Quelle	91
6.2.2 Diffusionsverfahren	93
6.2.3 Ablauf des Diffusionsprozesses	95
6.2.4 Grenzen der Diffusionstechnik	96

6.3 Ionenimplantation	98
6.3.1 Reichweite implantierter Ionen	98
6.3.2 Channeling	100
6.3.3 Aktivierung der Dotierstoffe	101
6.3.4 Technische Ausführung der Ionenimplantation	105
6.3.5 Charakteristiken der Implantation	109
6.4 Aufgaben zu den Dotiertechniken	110
7 Depositionsverfahren	112
7.1 Chemische Depositionsverfahren	112
7.1.1 Die Silizium-Gasphasenepitaxie	112
7.1.2 Die CVD-Verfahren zur Schichtdeposition	116
7.1.2.1 APCVD-Verfahren	117
7.1.2.2 Low Pressure CVD-Verfahren (LPCVD)	119
7.1.2.3 Plasma Enhanced CVD-Verfahren (PECVD)	121
7.2 Physikalische Depositionsverfahren	122
7.2.1 Molekularstrahlepitaxie (MBE)	122
7.2.2 Aufdampfen	123
7.2.3 Kathodenzerstäubung (Sputtern)	125
7.3 Aufgaben zu den Abscheidetechniken	130
8 Metallisierung und Kontakte	131
8.1 Der Metall-Halbleiter-Kontakt	132
8.2 Mehrlagenverdrahtung	137
8.2.1 Planarisierungstechniken	137
8.2.1.1 Der BPSG-Reflow	138
8.2.1.2 Reflow- und Rückätztechnik organischer Schichten	139
8.2.1.3 Spin-On-Gläser	140
8.2.1.4 Chemisch-mechanisches Polieren	141
8.2.2 Auffüllen von Kontaktöffnungen	143
8.3 Zuverlässigkeit der Aluminium-Metallisierung	144

Inhaltsverzeichnis	XI
8.4 Kupfermetallisierung	146
8.5 Aufgaben zur Kontaktierung	150
9 Scheibenreinigung	152
9.1 Verunreinigungen und ihre Auswirkungen	153
9.1.1 Mikroskopische Verunreinigungen	154
9.1.2 Molekulare Verunreinigungen	155
9.1.3 Alkalische und atomare Verunreinigungen	156
9.2 Reinigungstechniken	157
9.3 Ätzlösungen zur Scheibenreinigung	158
9.4 Beispiel einer Reinigungssequenz	160
9.5 Aufgaben zur Scheibenreinigung	161
10 MOS-Technologien zur Schaltungsintegration	162
10.1 Einkanal MOS-Techniken	162
10.1.1 Der PMOS Aluminium-Gate-Prozess	162
10.1.2 Die n-Kanal Aluminium-Gate MOS-Technik	166
10.1.3 Die NMOS Silizium-Gate-Technologie	169
10.2 Der n-Wannen Silizium-Gate CMOS-Prozess	172
10.2.1 Schaltungselemente der CMOS-Technik	182
10.2.2 Latchup-Effekt	185
10.3 Funktionstest und Parametererfassung	189
10.4 Aufgaben zur MOS-Technik	191
11 Erweiterungen zur Höchstintegration	194
11.1 Lokale Oxidation von Silizium (LOCOS-Technik)	194
11.1.1 Die einfache Lokale Oxidation von Silizium	194
11.1.2 SPOT-Technik zur Lokalen Oxidation	197
11.1.3 Die SILO-Technik	199
11.1.4 Poly-buffered LOCOS	200

11.1.5 Die SWAMI-LOCOS-Technik	201
11.1.6 Graben-Isolation	204
11.2 MOS-Transistoren für die Höchstintegration	205
11.2.1 Durchbruchmechanismen in MOS-Transistoren	207
11.2.1.1 Kanallängenmodulation	208
11.2.1.2 Drain-Durchgriff (Punch-Through)	208
11.2.1.3 Drain-Substrat Durchbruch (Snap-Back)	209
11.2.1.4 Transistoralterung durch heiße Elektronen	209
11.2.2 Die Spacer-Technik zur Dotierungsoptimierung	210
11.2.2.1 LDD n-Kanal MOS-Transistoren	210
11.2.2.2 P-Kanal Offset-Transistoren	213
11.2.3 Selbstjustierende Kontakte	217
11.3 SOI-Techniken	220
11.3.1 SOI-Substrate	220
11.3.1.1 FIPOS - Full Isolation by Porous Oxidized Silicon	221
11.3.1.2 SIMOX - Silicon Implanted Oxide	222
11.3.1.3 Wafer-Bonding	224
11.3.1.4 ELO - Epitaxial Lateral Overgrowth	225
11.3.1.5 Die SOS-Technik	226
11.3.1.6 SOI-Schichten durch Rekristallisationsverfahren	227
11.3.2 Prozessführung in der SOI-Technik	229
11.4 Transistoren mit Nanometerabmessungen	231
11.5 Aufgaben zur Höchstintegrationstechnik	235
12 Bipolar-Technologie	237
12.1 Die Standard-Buried-Collector Technik	238
12.2 Fortgeschrittene SBC-Technik	241
12.3 Bipolarprozess mit selbstjustiertem Emitter	243
12.4 BiCMOS-Techniken	247
12.5 Aufgaben zur Bipolartechnologie	249

13 Montage integrierter Schaltungen	251
13.1 Vorbereitung der Scheiben zur Montage	251
13.1.1 Verringerung der Scheibendicke	252
13.1.2 Rückseitenmetallisierung	253
13.1.3 Trennen der Chips	254
13.1.3.1 Ritzen	254
13.1.3.2 Lasertrennen	255
13.1.3.3 Sägen/Trennschleifen	255
13.2 Schaltungsmontage	256
13.2.1 Substrate/Systemträger	257
13.2.2 Befestigungstechniken	259
13.2.2.1 Kleben	260
13.2.2.2 Löten	261
13.2.2.3 Legieren	261
13.3 Kontaktierverfahren	262
13.3.1 Einzeldraht-Kontaktierung (Bonding)	262
13.3.1.1 Thermokompressionsverfahren	263
13.3.1.2 Ultraschallbonden	265
13.3.1.3 Thermosonic-Verfahren	267
13.3.2 Komplettkontaktierung	268
13.3.2.1 Spider-Kontaktierung	268
13.3.2.2 Flipchip-Kontaktierung	271
13.3.2.3 Beamlead-Kontaktierung	273
13.4 Endbearbeitung der Substrate	274
13.5 Aufgaben zur Chipmontage	276
Anhang A: Lösungen der Aufgaben	277
Anhang B: Farbtabelle Oxiddicken	295
Literaturverzeichnis	296
Stichwortverzeichnis	299

1 Einleitung

Die Entwicklung der Mikroelektronik - von den ersten integrierten Schaltungen bis hin zu Speicherbausteinen mit einer Kapazität von 4 Gbit/Chip - demonstriert die Leistungsfähigkeit der Halbleitertechnologie in eindrucksvoller Weise. Strukturgrößen von 120 nm Weite, die noch vor wenigen Jahren mit optischer Lithografiertechnik als unerreichbar galten, werden zurzeit in der Produktion eingesetzt. Ein Ende der Miniaturisierung ist bislang nicht absehbar /1/.

Als Material für diese Halbleiterbauelemente und integrierten Schaltungen dient nahezu ausschließlich der Halbleiter Silizium. Germanium als weiterer elementarer Halbleiter sowie die III/V- bzw. II/VI-Verbindungshalbleiter GaAs, InP, GaP, CdS, CdSe usw. spielen dagegen bisher eine untergeordnete - aber bedeutende - Rolle in der Mikroelektronik: sie werden bevorzugt für optoelektronische Anwendungen genutzt oder bei höchsten Schaltgeschwindigkeiten eingesetzt, nicht jedoch in den Bereichen der Höchstintegration. Neben der häufig unzureichenden Kristallqualität wirken sich hierbei insbesondere die mechanischen Eigenschaften wie die fehlende Bruchfestigkeit bei der Bearbeitung negativ aus.

Dass hochintegrierte Schaltungen fast ausschließlich aus Silizium gefertigt werden, resultiert aus der ausgereiften Bearbeitungstechnik in Verbindung mit den günstigen Materialeigenschaften. Dazu zählt insbesondere die einfache Umwandlung des Siliziums in einen hochwertigen, elektrisch extrem belastbaren Isolator durch die thermische Oxidation.

Zur Herstellung einer integrierten Schaltung sind drei Teilgebiete zu bearbeiten:

- Herstellung der homogen dotierten Siliziumscheibe (Wafer);
- Integration der elektrischen Funktionen in Planartechnik;
- Montage der mikroelektronischen Schaltungen in Gehäuse (packaging).

Die Grundlage zur Realisierung der elektrischen Funktionen einer integrierten Schaltung ist die Planartechnik. Diese beinhaltet eine Abfolge von jeweils ganzflächig an der Scheibenoberfläche wirkenden Einzelprozessen, die über geeignete Maskierschichten gezielt zur lokalen Veränderung des Halbleitermaterials bzw. der aktuellen Oberfläche führen. Um den Sinn und die Verknüpfung der jeweiligen Einzelprozesse, die in den Kapiteln 3 bis 9 näher erläutert werden, zu verdeutlichen, wird ein chronologischer Ablauf der Planartechnik vorangestellt.

Ausgangspunkt ist der homogen dotierte Wafer, auf den die folgenden Bearbeitungsschritte einwirken (Bild 1.1):

- Erzeugen einer Oxidschicht auf der Siliziumscheibe;
- Aufbringen eines lichtempfindlichen Lackes;
- Belichten des Fotolackes über eine Maske mit der Struktur einer Entwurfsebene der integrierten Schaltung;
- Entwicklung, d. h. Entfernen des belichteten Fotolacks;
- Ätzen des Oxids mit dem Fotolack als Maskierschicht;
- Entfernen des restlichen Fotolackes in einem Ätzschritt;
- Diffusion zur lokalen Dotierung der Siliziumscheibe mit Oxid als Maskierschicht.

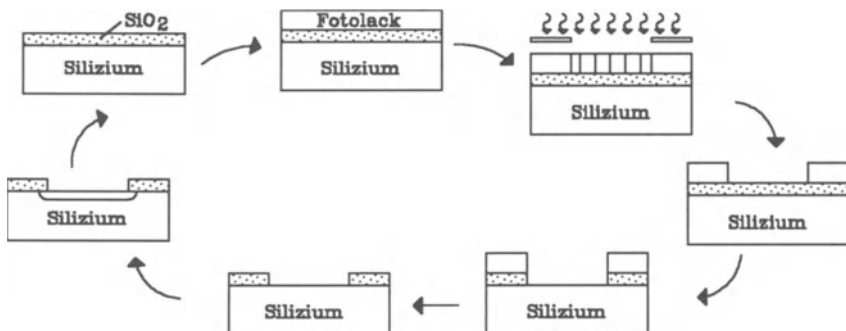


Bild 1.1: Ablauf der Planartechnik zur Erzeugung lokaler Dotierungen an der Oberfläche einer homogenen Siliziumscheibe

Diese Bearbeitungsfolge wird im Prozess mehrfach wiederholt, um die Scheibendotierung lokal unterschiedlich und gezielt zu verändern. Nachdem sämtliche Dotierungen in den Kristall eingebracht sind, endet die Planartechnik mit der Verdrahtung zur Herstellung der elektrischen Verbindungen:

- ganzflächiges Aufdampfen von Aluminium zur Erzeugung von Leiterbahnen und Kontaktstellen;
- Strukturierung der Metallebene durch einen mit Fotolack maskierten Ätzzvorgang.

Die Planartechnik ermöglicht damit die Herstellung von sich stetig auf der Scheibenoberfläche wiederholenden identischen Strukturen mit unterschiedlichen, gezielt gegenüber dem Substrat veränderten Dotierungen zur Integration von Einzelhalbleitern und mikroelektronischen Schaltungen. Zum Schutz der integrierten Schaltung und zur Bereitstellung eines definierten Anschlussrasters folgt nach der Zerlegung der Siliziumscheibe in einzelne Chips die Montage der integrierten Schaltungen in die Gehäuse einschließlich der Herstellung der elektrischen Verbindungen.

In diesem Studienskript werden sämtliche erforderlichen Einzelprozesse der mikroelektronischen Integrationstechnik näher beschrieben, den jeweiligen alternativen Verfahren gegenübergestellt und vergleichend diskutiert. Anschließend folgt die Zusammenführung der verschiedenen Verfahren zu Gesamtprozessen in MOS- und in Bipolar-Technologie. Mit den lokalen Oxidationsverfahren, der Spacer-Technik und den selbstjustierenden Kontakten werden die komplexen Prozesse der modernen Halbleitertechnologie erläutert.

1.1 Aufgabe

Aufgabe 1.1:

Ausgehend von 2 Zoll-Wafern in den Anfängen der Halbleitertechnologie ist der Durchmesser der Siliziumscheiben heute auf bis zu 300 mm (12 Zoll) angewachsen. Berechnen Sie die Steigerung der Fläche, ausgehend von 3 Zoll-Scheiben über 100 mm, 150 mm, 200 mm bis hin zu 300 mm! Wie viele vollständige Chips der Größe 10 mm · 10 mm können auf diesen Siliziumscheiben jeweils integriert werden?

2 Herstellung von Siliziumscheiben

2.1 Silizium als Basismaterial

Als Ausgangsmaterial für Halbleiterbauelemente und integrierte Schaltungen hat das Element Silizium die größte Bedeutung erlangt: Mikroprozessoren, Speicherchips und Logikschaltungen sowie die anwendungsspezifischen Schaltkreise (ASIC) werden nahezu ausschließlich im Siliziumsubstrat hergestellt. Auch Leistungshalbleiter wie Thyristoren und ein großer Teil der Einzeltransistoren bzw. Dioden sind aus diesem Element gefertigt.

Im Folgenden wird gezeigt, warum das Element Silizium zum wichtigsten Grundmaterial der Mikroelektronik, speziell für die Integration der durch ein elektrisches Feld gesteuerten MOS-Bauelemente wurde. Sofern es sich nur um hohe Schaltgeschwindigkeiten, also um die Beweglichkeit (Tabelle 2.1) der freien Ladungsträger handelt, bieten andere Materialien wie Germanium und insbesondere das Gallium-Arsenid weitaus höhere Ladungsträgerbeweglichkeiten.

Tabelle 2.1: Ladungsträgerbeweglichkeiten in cm^2/Vs

Ladungsträger	Silizium	Germanium	Gallium-Arsenid
Elektronen	1350	3900	8500
Löcher	450	1900	400

Silizium steht nahezu unbegrenzt zur Verfügung, denn es zählt zu den zehn wesentlichen elementaren Bestandteilen der Erdkruste. Es ist dementsprechend ein kostengünstiges Ausgangsmaterial, dessen Preis erst durch die Reinigung und die Verarbeitung zu einkristallinen Stäben bzw. Scheiben bestimmt wird.

Silizium verbindet sich bereits bei Raumtemperatur mit Sauerstoff zu SiO_2 , dem Siliziumdioxid. SiO_2 ist ein hochwertiger, mechanisch und elektrisch stabiler Isolator, der sich durch Temperaturbehandlungen gezielt und reproduzierbar auf den Halbleiter aufbringen lässt. Dieses

"arteigene" Oxid bietet sich während der Herstellung integrierter Schaltungen besonders vorteilhaft zur elektrischen Isolation und zur lokalen Maskierung der Scheibenoberfläche an.

Dagegen ist es sehr schwierig und kostenintensiv, auf den anderen genannten Materialien einen hochwertigen Isolator mit guten dielektrischen Eigenschaften zu produzieren. Arteigene Oxide sind entweder von geringer Qualität oder nicht herstellbar, so dass auch hier Siliziumdioxid eingesetzt wird.

In seinem reinen Zustand ist Silizium ein Halbleiter, dessen elektrischer Widerstand zwischen dem eines schlechten Leiters und dem eines Isolators liegt. Der Widerstand bzw. die Leitfähigkeit des reinen Siliziums lässt sich durch gezielte Verunreinigung (Dotierung) über mehrere Größenordnungen beeinflussen, indem anstelle der Siliziumatome (4 Valenzelektronen) sogenannte Dotieratome mit drei oder fünf Valenzelektronen in den Kristall eingebracht werden.

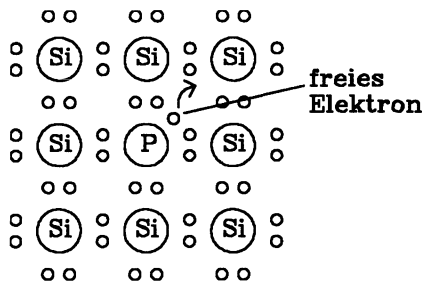


Bild 2.1: Zweidimensionale Darstellung zum Einbau von 5-wertigen Donatoren im Silizium-Kristall

Atome mit fünf Valenzelektronen heißen Donatoren (Bild 2.1), sie geben ein Elektron, das nicht zur Bindung beiträgt, in das Leitungsband des Halbleiters. In diesem Fall erhält das Silizium n-leitenden Charakter mit freien Elektronen als bewegliche Ladungsträger. Typische Dotierstoffe sind die Donatoren Phosphor (P), Arsen (As) und - wegen der geringeren Festkörperlöslichkeit seltener anzutreffen - Antimon (Sb).

Befinden sich dagegen Elemente mit drei Valenzelektronen, sogenannte Akzeptoren, im Kristallverband des Siliziums, so fehlt jeweils ein

Elektron zur Bindung. Das fehlende Bindungselektron wird aus dem Valenzband des Halbleiters aufgefüllt, wo ein unbesetzter Platz (Zustand) zurückbleibt (Bild 2.2). Es resultiert nun eine Defektelektronen- bzw. Löcherleitung, das Silizium weist p-leitenden Charakter auf.

Anschaulich füllen Elektronen benachbarter Atome diese Bindungsdefekte auf, lassen dabei aber selbst Defektelektronen zurück. Unter dem Einfluss eines elektrischen Feldes erhält diese Sprungbewegung zum Auffüllen der Löcher eine Vorzugsrichtung, die als Ladungstransport durch den Kristall in entgegengesetzter Richtung zur Elektronenbewegung zu verstehen ist.

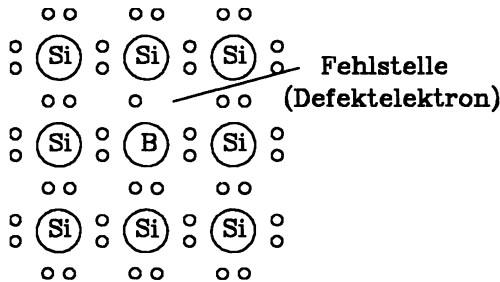


Bild 2.2: Zweidimensionale Darstellung zum Einbau von 3-wertigen Akzeptoren im Silizium-Kristall

Als Dotierstoff eignet sich in diesem Fall das Element Bor. Auch Aluminium, Indium und Gallium bewirken eine p-Dotierung im Silizium, jedoch treten erhebliche Nachteile bei ihrem Einsatz auf. Aluminium weist nur eine mäßige Löslichkeit im Silizium auf, der Dotierstoff Indium ist bei Raumtemperatur aufgrund des tiefen Akzeptorniveaus nur zu einem geringen Teil elektrisch aktiv. Gallium zeigt eine ausgeprägte Diffusion bei relativ niedrigen Temperaturen sowohl im Silizium als auch im Siliziumdioxid.

Durch gezieltes und lokal begrenztes Verunreinigen des Siliziums mit Donatoren und Akzeptoren lassen sich verschiedene Schaltungselemente wie Widerstände, Dioden, Bipolar- und MOS-Transistoren herstellen. Voraussetzung für die Fertigung dieser Halbleiterbauelemente und der integrierten Schaltkreise ist jedoch, dass das Halbleitermaterial in

höchster Reinheit als perfekter Einkristall vorliegt, denn Korngrenzen und Gitterfehler führen zu unerwünschten Strompfaden.

2.2 Herstellung und Reinigung des Rohmaterials

2.2.1 Herstellung von technischem Silizium

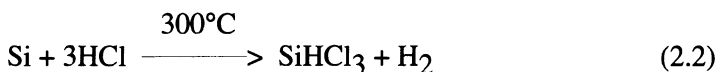
Elementares Silizium wird aus Quarz durch Reduktion mit Kohlenstoff in Anwesenheit von Eisen gewonnen. Dieser Prozess findet in elektrischen Öfen statt, die knapp oberhalb des Schmelzpunktes von Silizium (1413°C) betrieben werden. Dabei spaltet sich der im Siliziumdioxid gebundene Sauerstoff ab und reagiert mit Kohlenstoff zu Kohlenmonoxid entsprechend der folgenden Reaktionsgleichung:



Das Eisen verhindert eine Reaktion zwischen Silizium und Kohlenstoff zu Siliziumkarbid. Das flüssige Silizium lässt sich vom gasförmigen Kohlenmonoxid leicht trennen. Dieses Rohsilizium, auch technisches Silizium genannt, ist naturgemäß stark verunreinigt und enthält noch ca. 2 - 4 % Fremdstoffe, insbesondere Kohlenstoff, Eisen, Aluminium, Bor und Phosphor. Es ist für die Bauelemente- und Schaltungsintegration nicht geeignet. Daher müssen sich weitere chemische Prozesse zur Erzeugung hochreinen Materials anschließen.

2.2.2 Chemische Reinigung des technischen Siliziums

Eine weit verbreitete Technik zur Gewinnung des reinen Siliziums ist der vom technischen Silizium ausgehende Trichlorsilan-Prozess. Das technische Rohsilizium wird bei ca. 280 - 380°C in die Chlor-Wasserstoff-Verbindung Trichlorsilan (SiHCl_3) überführt, die bei Temperaturen unterhalb von 31,8°C flüssig ist:



Im Gegensatz zum SiHCl_3 kondensieren die Chlorverbindungen der meisten Verunreinigungen bei höheren Temperaturen, so dass sie durch fraktionierte Destillation vom SiHCl_3 getrennt werden können. Die Verunreinigungen mit geringerer Siedetemperatur lassen sich durch Erwärmung auf 30°C durch Verdampfen vom flüssigen SiHCl_3 abtrennen. Dabei liegen die Kondensationstemperaturen von PCl_3 , BCl_3 und Kohlenstoff in Form von Pentan relativ nahe bei der des SiHCl_3 , so dass die Hauptverunreinigungen im destillierten SiHCl_3 die Dotierstoffe Phosphor und Bor sowie Kohlenstoff sind.

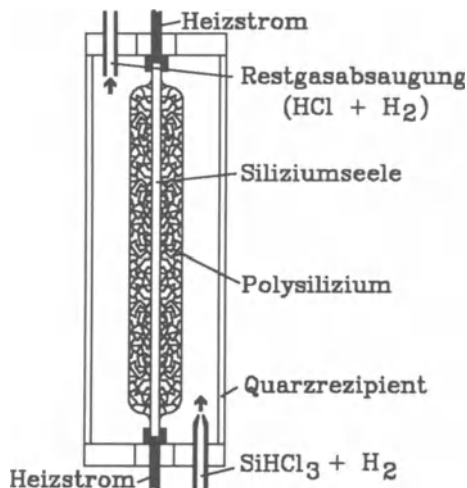


Bild 2.3: Reaktor zur Herstellung polykristalliner Siliziumstäbe aus Trichlorsilan

Durch Umkehrung des Trichlorsilan-Prozesses lässt sich aus dem so gereinigten SiHCl_3 das Silizium zurückgewinnen. Ein Gasgemisch aus Trichlorsilan und Wasserstoff wird in eine Quarzglocke eingeleitet (Bild 2.3), in der widerstandsbeheizte, dünne Siliziumstäbe (ca. 1500 mm Länge, 2-5 mm Durchmesser), so genannte Siliziumseelen, auf ca. 1100°C erhitzt werden. Bei dieser Temperatur zersetzt sich das Trichlorsilan und dissoziiert bei Wasserstoffzugabe im Verhältnis $\text{SiHCl}_3:\text{H}_2 = 1:10$ zu Silizium und Chlorwasserstoff. Die Reaktion nach Gleichung (2.2) läuft jetzt in umgekehrter Richtung ab: